

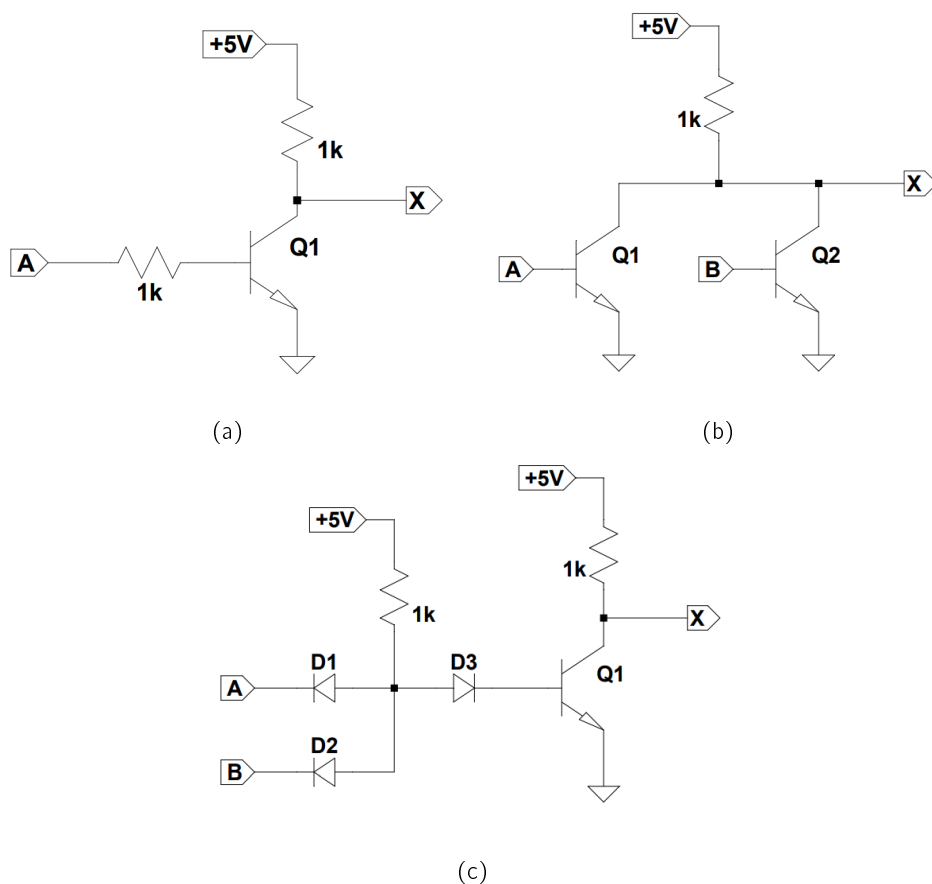
# SEL0415

## Introdução à Organização de Computadores

Prof. Dr. Marcelo Andrade da Costa Vieira

### Lista 03 - Portas Tristate

[01] É recorrente o uso de conhecimentos de eletrônica analógica para a construção de circuitos digitais. Nesse tipo de circuito, adota-se como nível lógico alto valores próximos a +5V e nível lógico baixo valores próximos a 0V. Nos casos abaixo, determine a tabela verdade e escreva a expressão booleana para cada um deles.



[02] Assinale V para afirmativas verdadeiras e F para as falsas. Justifique estas.

( ) Os circuitos digitais TTL (Transistor-transistor logic) se caracterizam pela prática de utilizar transistores para funções lógicas e de amplificação. A utilização de transistores permitiu a redução do tamanho dos circuitos digitais, de modo que pôde-se inserir diversas portas lógicas em um único chip.

( ) A tecnologia de portas lógicas CMOS é mais barata e dissipa menos potência que a TTL, uma vez que não apresenta resistores; entretanto, é mais lenta e menos durável.

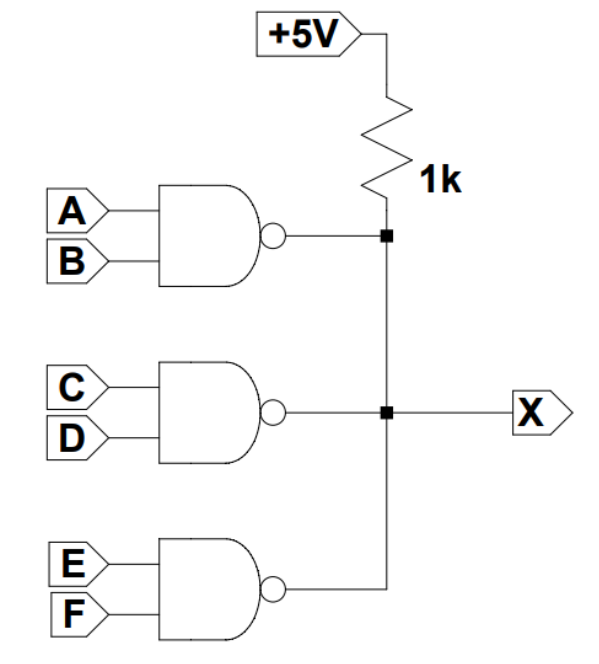
( ) Totem-pole se trata de uma configuração de saída de circuitos TTL com dois transistores. Ela surge como uma alternativa que atenua a característica do TTL de apresentar uma alta impedância de saída em nível alto, o que limitava o número de entradas que podiam ser conectadas.

( ) Os circuitos com saída em coletor aberto surgem para solucionar o conflito de barramento que ocorre caso sejam ligadas duas saídas totem-pole com níveis lógicos diferentes. Entretanto, esse tipo de configuração necessita de um resistor de pull-up, cuja função é interconectar a saída de um porta lógica a outra.

( ) Atualmente, o uso mais comum dos circuitos com saída em coletor aberto é como drivers, que se tratam de componentes que limitam a magnitude da corrente de saída de um circuito digital, de forma a não gerar danos à carga conectada ao mesmo.

( ) As portas tristate possuem saída em nível alto, nível baixo e alta impedância, que ocorre quando a porta está desabilitada, de forma que saídas de CIs com tristate podem ser ligadas juntas, basta que apenas uma seja habilitada por vez. Entretanto, a conexão de saídas tristate diminui a velocidade de chaveamento quando se compara com outras configurações TTL.

**[03] Considerando que as portas lógicas abaixo possuem saídas em coletor aberto, de modo que geram uma conexão wired-AND, qual a expressão booleana para a seguinte saída?**



**[04] Esquematize os seguintes hardwares com saídas tristate:**

(a) Utilize buffers tristate inversores e portas lógicas para criar um duto bidirecional.

(b) Utilize buffers tristate não inversores e portas lógicas para criar três dutos bidirecionais, que podem ser todos desabilitados ao mesmo tempo.

[05] Considere três dispositivos de entrada da família TTL que devem ser conectados a um microprocessador de 4 bits. A partir de portas tristate, esquematize o hardware de modo a garantir que não ocorra conflito na transmissão de dados. Utilize os sinais  $E_1 E_0$  para habilitar as saídas dos dispositivos, de modo que 11 habilite o contador, 10 habilite as chaves, 01 habilite o conversor A/D e 00 desabilite todos.

