

SEL0415 – Introdução à Organização de Computadores

Prof. Dr. Marcelo Andrade da Costa Vieira

Aula 03 – Portas Tristate

Lista 03

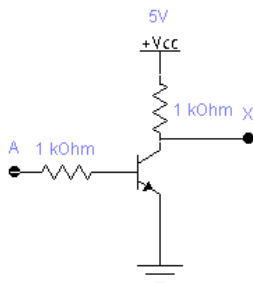
Questão 1:

Em projetos de sistemas digitais, é comum citarmos a abreviação TTL. Qual seu significado e sua importância na área de sistemas digitais?

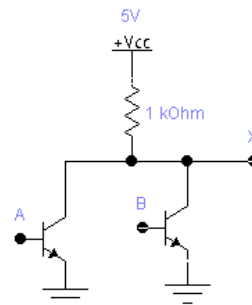
Questão 2:

É recorrente o uso de conhecimentos de eletrônica analógica para construção de circuitos digitais. Nesse tipo de circuito, adota-se +5 Volts para nível lógico alto e 0V para nível baixo. Nos casos abaixo, construa uma tabela com níveis lógicos de saída em função do(s) nível(is) de entrada (sempre considerando BAIXO em 0V e ALTO em +5V) e escreva a expressão booleana para cada caso.

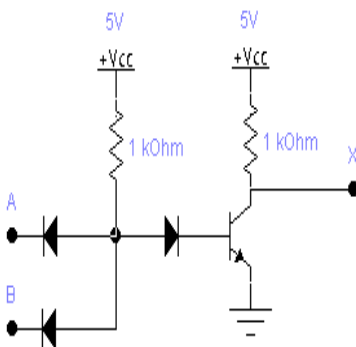
a)



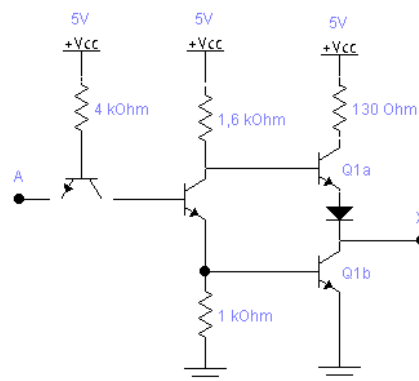
b)



c)

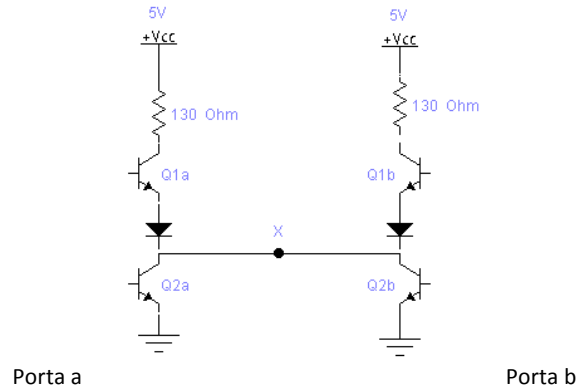


d)



Questão 3:

No item d) da questão 2 há uma porta lógica da família TTL com saída *totem-pole*. Explique o que são saídas *totem-pole* e quais as desvantagens em conectar saídas de portas lógicas desse tipo, como mostrado na Figura abaixo.



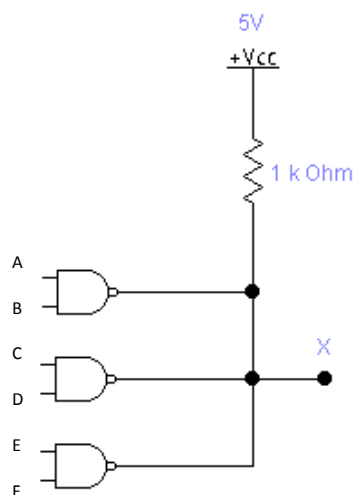
Questão 4:

Uma solução para o compartilhamento de duto é utilizar a porta lógica com saída em coletor aberto com resistor *pull-up*.

- a) Represente abaixo uma saída de coletor aberto e explique brevemente seu funcionamento, comparando-o às saídas *totem-pole*.
- b) Qual a função do resistor *pull-up*?
- c) Compare a velocidade de uma saída *totem-pole* e de uma saída em coletor aberto.

Questão 4:

O que é conexão *wired-AND*? Qual a expressão booleana para a seguinte saída, com 3 portas NAND na entrada?



Questão 5:

Quais as vantagens e desvantagens de um CI: MOS, TTL ou CMOS? Qual é mais utilizado? Por que?

Questão 6:

Outra configuração possível para o circuito de saída usado nas famílias TTL é a saída tristate. Assinale as alternativas corretas abaixo a respeito desse tipo de circuito e corrija as falsas.

- a) Assim como as saídas em coletor (dreno para os transistores FET) aberto, as saídas dos CIs com tristate podem compartilhar o mesmo duto.
- b) A velocidade de chaveamento não é prejudicada para saídas tristate. Quando a saída é habilitada, opera como uma saída *totem-pole* ou *pull-up/pull-down* CMOS, de baixa impedância.
- c) Quando conectamos várias saídas 3-state a um único fio, apenas uma pode ser habilitada por vez, caso contrário, duas ou mais saídas ativas podem provocar sobrecorrente no barramento e níveis lógicos inválidos.
- d) Esse nome 3-state se deve aos possíveis estados de entrada do dispositivo: ALTO, BAIXO ou ALTA IMPEDÂNCIA. Nesse último caso um terminal desabilita os transistores *pull-up* e *pull-down*, funcionando como um circuito aberto.
- e) Até o momento, vimos 3 tipos de circuitos da família TTL: com saída *totem-pole*, em coletor aberto e 3-state. O primeiro e o terceiro permitem o compartilhamento de dutos pela saída das portas lógicas, enquanto o segundo e o terceiro possuem maior velocidade de chaveamento.
- f) Uma das aplicações da saída tristate são *buffers*, ou seguidores de tensão, que permitem ou não a passagem de um sinal lógico da entrada para a saída. Outros dispositivos lógicos são decodificadores, multiplexadores e microprocessadores.
- g) Um dos requisitos de projeto quando utilizamos CIs tristate é evitar a contenção de barramento, combinação de mais de um sinal de saída habilitado no mesmo barramento, que pode causar danos citados no item c) dessa questão.

Questão 7:

Em um microcontrolador 8051, o barramento de endereço e de dados é compartilhado, ou seja, é conectado a uma RAM e uma ROM ao mesmo tempo. Como cada uma das memórias é acessada sem que haja conflito?

Questão 8:

Use saídas tristate para esquematizar os seguintes hardwares:

- a) Use buffers tristate inversores e portas lógicas para criar um duto bidirecional.

b) Utilize buffers 3-state não inversores e portas lógicas para criar 3 dutos bidirecionais, que podem ser todos desabilitados. Dica: utilize um bit a mais para desabilitar ou habilitar todos os dutos.

c) Considere que 4 dispositivos de entrada da família TTL, devem ser conectados a um microprocessador de 8 bits, e que cada dispositivo deve transmitir dados seriais de 1 bit na linha D0 do microprocessador. Usando portas "3-state" e decodificadores, faça o hardware de maneira a garantir que a comunicação ocorra sem conflito na transmissão dos dados. OBS: considere que cada dispositivo ocupa uma posição no espaço de endereço do microprocessador. O endereço de cada dispositivo é de livre escolha.