

SEL0415

Introdução à Organização de Computadores

Prof. Dr. Marcelo Andrade da Costa Vieira

Lista 06 - Lógica de Seleção

Em todos as questões, considere um microprocessador de 16 bits e dutos de dados de 8 bits.

[01] Considere memórias de 4k, 8k, 4k e 16k, nessa ordem:

- (a) Faça o mapeamento das faixas de endereço do μP para uma lógica de seleção sem utilizar alinhamento de memórias.
- (b) Determine os valores dos bits finais de endereçamento do μP (A_{15} , A_{14} , A_{13} e A_{12}) para os endereços iniciais e finais das faixas correspondentes a cada memória.
- (c) Determine quantos bits de seleção serão usados para a lógica correspondente a cada memória.
- (d) Considerando que as memórias são selecionadas quando o pino de habilitação se encontra em nível alto, determine as expressões lógicas de seleção de cada uma das memórias.
- (e) Desenhe o esquema de ligações necessárias para essa lógica de seleção, considerando que todas os dispositivos possuem um pino de RD/\overline{WR} .

[02] Considere memórias de 8k, 32k, 4k e 16k, nessa ordem:

- (a) Faça o mapeamento das faixas de endereço do μP para uma lógica de seleção sem utilizar alinhamento de memórias.
- (b) Determine o decodificador necessário para o projeto da lógica de seleção dessas memórias.
- (c) Considerando que as memórias são selecionadas quando o pino de habilitação se encontra em nível alto, determine as expressões lógicas de seleção de cada uma das memórias a partir das saídas do decodificador.
- (d) Desenhe o esquema de ligações necessárias para essa lógica de seleção, considerando que o μP e as memórias possuem, cada um, um pino de RD/\overline{WR} .

[03] Supondo que você possui uma EEPROM de 32kb e uma DRAM de 8kB, faça o mapeamento de memória para um decodificação não-absoluta utilizando o menor número de bits de seleção possível.

[04] Supondo que você possui uma SDRAM de 32kB, uma Flash ROM de 4kB e um decodificador 2x4, faça o mapeamento de memória utilizando decodificação não-absoluta.

[05] Supondo que você possui uma EPROM de 8kB, uma SRAM de 16kB, uma DRAM de 8kB e um decodificador 74LS42 (4 entradas, 10 saídas e lógica positiva), faça o projeto da lógica de seleção das memórias nessa ordem utilizando alinhamento de memórias e decodificação absoluta.

[06] Considere uma Flash ROM de 2kB, uma SDRAM de 16kB, uma EEPROM de 4kB e uma DDRAM de 8kB, nessa ordem:

- (a) Faça o mapeamento de memória utilizando decodificação absoluta e sem alinhamento de memórias.
- (b) Faça a divisão interna da SDRAM em blocos de 2kB e determine qual será a ordem de seleção dos blocos.
- (c) Faça a divisão interna da DDRAM em blocos de 2kB e determine qual será a ordem de seleção dos blocos.