

# SEL0415 – Introdução à Organização de Computadores

Prof. Dr. Marcelo Andrade da Costa Vieira

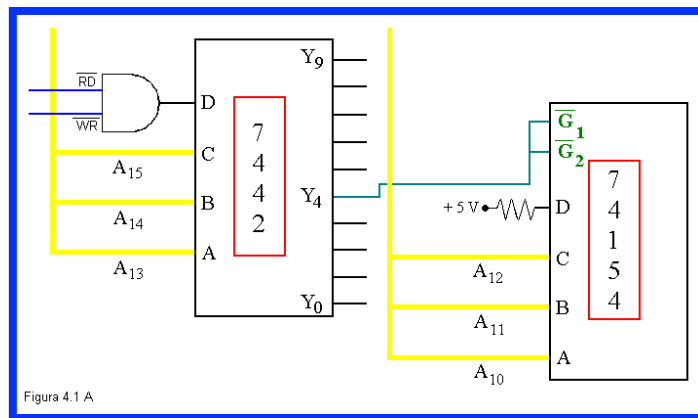
Aula 06 – Lógica de Seleção e Mapeamento de Memória

## Lista 6

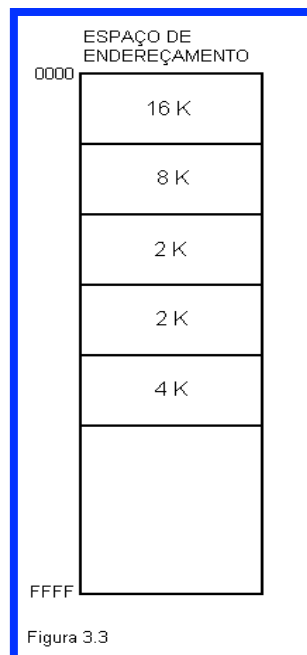
1. Quando ligamos dispositivos e memórias ao microprocessador, é importante determinar a faixa de endereços que deste que aciona cada CI. A esse requisito de projeto, chamamos de lógica de seleção. A respeito do requisito, responda as questões abaixo sobre conceitos básicos da lógica de seleção:
  - a) Quais as diferenças entre decodificação absoluta e não-absoluta e as vantagens de um tipo de lógica de seleção em relação a outra?
  - b) O que significa alinhamento de memórias?
  - c) Qual a definição e a diferença entre espaço vazio e espaço fantasma?
  - d) Em um microprocessador com 15 linhas de endereçamento, é possível alinhar 2 memórias ROM de 8K, 3 memória RAM de 2K e 1 memória RAM de 16K? Se não, qual o menor endereçamento possível do microprocessador?
  - e) Possuímos uma memória RAM de 2K a ser ligada em um microprocessador de 64K. Quantos bits de seleção são necessários para esse chip e qual a maior faixa de endereços que essa memória pode ocupar no  $\mu P$ ?
  - f) Supomos que a RAM do item anterior devesse ocupar a faixa de endereços de 2800H a 2FFFH do  $\mu P$ . Esquematize a ligação do microprocessador com a memória, dispondo de 2 decodificadores 3x8.
  
2. Você comprou um decodificador BCD modelo LS7442 (4 entradas e 10 saídas). Sem notar, você comprou um modelo que não tinha o pino ENABLE (que habilita o CI ou desliga, fazendo com que todas as portas tenha o mesmo nível lógico). O vendedor disse que é possível transformar esse CI em um decodificador 3 x 8 transformando o bit mais significativo de entrada no pino ENABLE. Isso é possível? Se for, desenhe como devem ser ligados os pinos e explique o funcionamento do circuito. Se não for possível, explique por que.
  
3. Como ligar 2 decodificadores 3 x 8 (com o pino de *Chip Select* - CS) para formar um decodificador 4 x 16? Use portas lógicas se necessário.

4. Considere o circuito a seguir (Figura 4.1A). O decodificador 7442 é um decodificador BCD (4x10) e o 74154 um decodificador hexadecimal (4x16). Ambos têm saída ativa em nível lógico BAIXO.

- Determine a faixa de endereço associada a cada decodificador.
- Determine qual é a organização de memória que pode ser conectada diretamente nas saídas de cada decodificador.
- Determine a faixa de endereço da saída  $Y_2$  de cada decodificador.
- Para cada decodificador, determine quais saídas são válidas para serem usadas como sinais de seleção, num projeto com microprocessador.
- Explique como os sinais de controle  $\overline{RD}$  e  $\overline{WR}$  controlam a lógica de seleção no circuito.



5. Determine a faixa de endereço de cada chip de memória para o espaço de endereçamento de um microprocessador mostrado na Figura 3.3 a seguir.



6. Considere um  $\mu$ P com 16 linhas de endereço.
- Faça o projeto da lógica de seleção para dividir o espaço de endereço deste microprocessador em blocos de 4Kbytes, especificando endereço inicial e final de cada bloco.
  - Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.
  - Usando lógica de seleção absoluta, ligue uma memória de 2Kbytes a partir do endereço 1000H, outra a partir do endereço 4000H e outra a partir do endereço A000H, determinando o endereço final de cada memória.
  - Repita o mesmo para lógica de seleção não absoluta, determinando os endereços fantasmas. Justifique quando a lógica de seleção absoluta não se aplicar.
7. Faça o projeto da lógica de seleção para um microprocessador de 64K, desenhando o esquema das ligações com os dispositivos necessários e o mapeamento da faixa de endereços referente à cada memória (tome como exemplo os slides 11 e 13 da aula 6 – Lógica de seleção) para cada caso abaixo. Represente, caso exista, os endereços vazios e os endereços fantasma.
- Decodificação absoluta de 1 memória ROM de 32K e 2 memórias RAM de 16K.
  - Decodificação absoluta de 1 memória ROM de 16K, 1 memória ROM de 8K e 1 RAM de 32K, com alinhamento de memória.
  - Decodificação absoluta e não absoluta de 1 ROM de 8K, 1 ROM de 4K e 1 RAM de 16K, com alinhamento de memória.
  - Com as mesmas memórias do item anterior, faça as decodificações absoluta e não absoluta, porém, sem alinhamento de memória.
  - Decodificação absoluta de 1 ROM e 1 RAM, ambas de 16K, dispondo de um decodificador 3x8 (usando todas as entradas do decodificador).
  - Decodificação de 1 ROM de 16K, 1 ROM de 8K, 3 RAM de 4K e 1 RAM de 32K, com memórias alinhadas. Nesse caso, é possível utilizar a decodificação não-absoluta?
  - Decodificação não absoluta com 2 ROM de 4K e 1 RAM de 8K. É possível obter esse tipo de decodificação também ligando as memórias com organização menor que a saída de um decodificador (2x4, por exemplo).